

Учебные материалы: MIPSfpga v2.0

Введение

Учебные материалы MIPSfpga стали эталоном при изучении архитектуры компьютеров и жизненно важным источником информации для студентов, которые учатся разрабатывать системы на кристалле. После двухлетнего опыта работы с более чем 600 лицензированными пользователями, мы улучшили и расширили MIPSfpga до версии 2.0. Версия 2.0 - это эволюция версии 1.3, в ней добавлено большое количество новых лабораторных работ, а также сделано множество небольших улучшений, которые облегчают использование системы. В настоящей версии в ядре доступен интерфейс пользовательских инструкции (UDI) и интерфейс отладки Fast Debug Channel (FDC). MIPSfpga v2.0 не заменяет предыдущие версии, а расширяет их. MIPSfpga предоставляет преподавателям исходный код уровня регистровой передачи (RTL) ядра MIPS microAptiv UP для реализации на FPGA и обширные учебные материалы. Ядро MIPS microAptiv UP входит в используемое во многих встроенных устройствах семейство микроконтроллеров, в него также входят популярные микроконтроллеры компании Microchip PIC32MZ & PIC32МК и контроллер для интернета вещей Artik 1 компании Samsung.

В учебных материалах показано, как использовать это ядро в качестве основы курса архитектуры компьютеров, что позволяет вашим ученикам изучить внутреннюю структуру коммерческого конвейерного процессорного ядра и применять его в своих проектах, фактически создавая собственные системы на кристалле.

Благодаря продолжительной разработке и отличной документации MIPS является предпочтительным выбором архитектуры RISC для многих преподавателей по всему миру. Однако в прошлом, чтобы продемонстрировать ключевые концепции, преподавателям приходилось довольствоваться созданием частичных «MIPS-подобных» ядер или использованием неофициальных копий сомнительного происхождения. Сейчас ситуация изменилась: MIPSfpga - это настоящий «коммерческий» RTL код, незашифрованный и свободно доступный для академического использования.

Структура

Учебные материалы MIPSfpga состоят из трех частей:

- **MIPSfpga: Начало работы** содержит подробное руководство, которое начинается с краткого введения в ядро MIPSfpga, которое включено в пакет. В нем дается обзор того, как настроить ядро для моделирования или реализовать его в FPGA, а также как разрабатывать программы для данного ядра. Также приведены указания по установке программного обеспечения, как для Windows, так и для Linux, а также предоставлены подробные справочные руководства по ядру и его архитектуре, набору инструкций ISA, руководства системного интегратора и указания по использованию пользовательских инструкций (UDI). **Данный пакет необходим всем пользователям**, поскольку он содержит RTL код, справочные руководства, программу установки OpenOCD + Codescape Essentials и ряд других компонентов. «Начало работы» на других языках - это переводы только руководства.
- **Лабораторные работы MIPSfpga.** В MIPSfpga v2.0 количество лабораторных работ увеличено с первоначальных 9 до 25. В этом пакете вы найдете слайды с сопроводительными скриптами лабораторных работ, которые выполняются с использованием платы Digilent Nexys 4 DDR и других плат. В первой части этих лабораторных работ вы будете собирать ядро, писать программы для него, как на языке C, так и на ассемблере. Затем вы перейдете к добавлению к ядру ряда периферийных устройств, что обеспечивает возможность взаимодействия с внешним миром, и будете использовать прерывания и прямой доступ к памяти (DMA) для ввода/вывода. Также приведены указания по переносу MIPSfpga на другие платы FPGA (например, Basys 3 и DE2-115). Третья часть этого пакета включает в себя несколько углубленных лабораторных работ по изучению внутренней структуры ядра, в которых вы будете анализировать и модифицировать конвейер, а также две работы, в которых используются счетчики производительности и интерфейс MIPS CorExtend. В завершении, вы изучаете систему памяти MIPSfpga.
- **MIPSfpga SOC.** Этот усложненный пакет позволяет запускать Buildroot Linux на MIPSfpga с использованием платформы Digilent Nexys4 DDR. Ядро microAptiv упаковано в виде IP-блока, используемого Xilinx Vivado IP Integrator. В результате IP-блоки на основе AXI от Xilinx могут быть

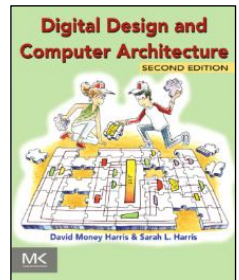
легко сопряжены с ядром MIPS. Они используются для создания на основе MIPSfpga действующей системы на кристалле, такой, как проект с UART и Ethernet, работающий под управлением Linux. Также предоставляется конфигурируемый блок AXI GPIO вместе с примером Linux-драйвера. В пакет включена обширная документация. В совокупности перечисленные выше компоненты обеспечивают отличную основу для курса проектирования систем на кристалле, который очень важен для потребностей индустрии проектирования микросхем, хотя уровень сложности делает его полезузовским. Этот материал будет очень полезным для выполнения аспирантами и постдоками своих исследовательских проектов.

Целевые курсы и Проекты (Образовательный уровень)

- Цифровая схемотехника и микроэлектроника (бакалавриат)
- Организация компьютеров и архитектура, Архитектура современных компьютеров (бакалавриат, магистратура)
- Проектирование систем на кристалле (магистратура)
- Верификация проектов (магистратура)
- Проектирование встроенных систем (бакалавриат, магистратура)
- Архитектура процессоров: модификация, улучшение, оптимизация (бакалавриат, магистратура)

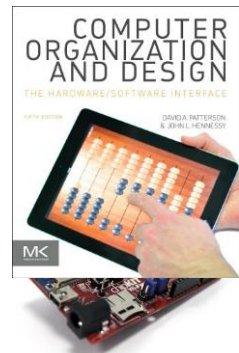
Автор

Версия 1.3 учебных материалов была разработано Дэвидом Хэррис и Сарой Хэррис, соавторами популярного учебника [Цифровая схемотехника и архитектура компьютера](#) который является уникальным дополнением к MIPSfpga. Для разработки версии 2.0 к Саре Хэррис присоединились Даниэль Чивер, Юрий Панчул и Брюс Аблидинджер. Зубайр Какахель написал часть, посвященную системам на кристалле, которую отредактировали Дэвид Хэррис и Сара Хэррис.



Дополнительные материалы

- Учебник 'Архитектура компьютеров и проектирование компьютерных систем', Дэвид А. Паттерсон, Джон Л. Хеннесси, остается 'библией' для обучения и является серьезным дополнением к Хэррис & Хэррис при изучении курсов, основанных на MIPSfpga.
- Другие подходящие учебники перечислены [тут](#):
- Доступ у ядру microArtiv в кремнии можно получить используя, например, плату Digilent's 'WiFire', на которой установлен микроконтроллер PIC32MZ компании Microchip.
- Видеозапись семинара, проведенного Сарой Харрис и Паримал Пател из компании Xilinx, находится по ссылке: <http://community.imgtec.com/university/video-gallery/>
- Наше расписание мероприятий по всему миру регулярно обновляется на странице [University Events](#)



Необходимые средства

Аппаратное обеспечение

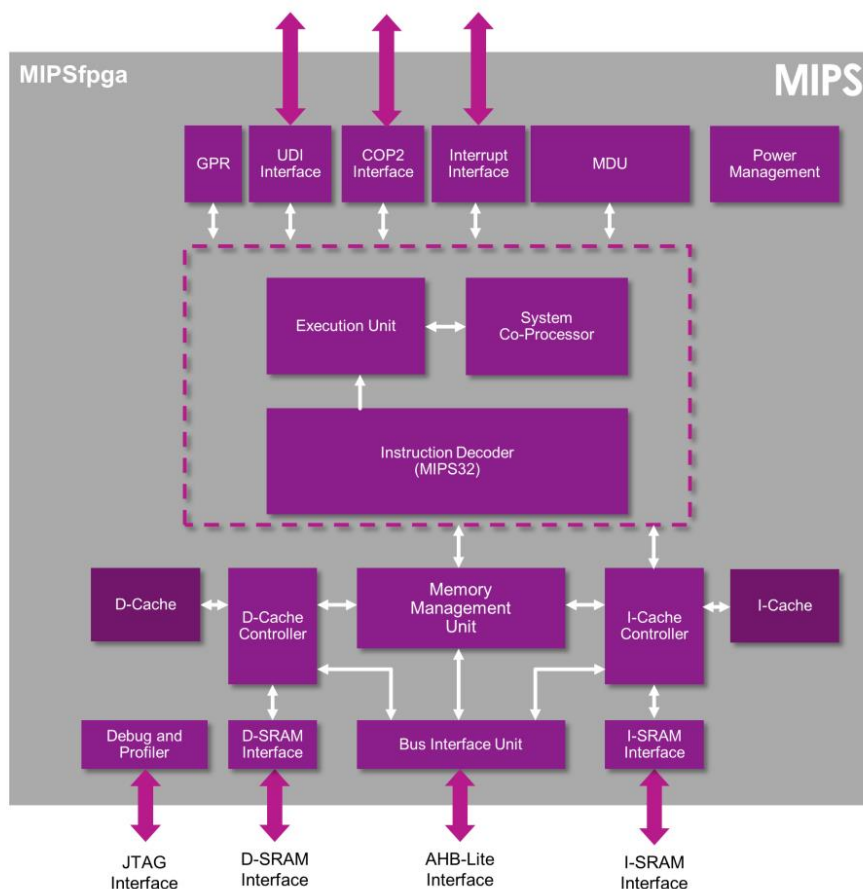
- Хост-компьютер: Операционная система Windows (64 бит) или Linux
- Платы Digilent [Basys 3](#) или [Nexys 4 DDR](#), содержащие FPGA Xilinx Artix 7
- Пользователи указали на возможность переноса MIPSfpga на другие платы, такие как: Zed, Nexys 3, Nexys 4 (не DDR), DE-0 nano, и DE2-115.
- Адаптер JTAG: [SEEED Studio MIPS Bus Blaster](#), в комплект поставки которого входит переходник 14 -> 12 контактов для платы Nexys4 DDR

Программное обеспечение (все бесплатное)

- [Codescape MIPS SDK Essentials](#) (Программа установки включена в пакет Getting Started)
- [OpenOCD](#) (Программа установки включена в пакет Getting Started). Вы также можете использовать версию программы установки, не требующую доступа в интернет, ее можно загрузить с [сайта IUP](#), раздел Teaching Resources
- [Vivado \(Xilinx\) Web Pack edition](#)
- Mentor Graphics ModelSim ([Student](#) or [Full editions](#)) или Xilinx Xsim

Структура ядра

Ядро состоит из приблизительно 40К логических элементов.



Доступность

MIPSfpga Getting Started Guide v2.0, MIPSfpga Labs v2.0, MIPSfpga SoC ver. 1.0

Локализация MIPSfpga v2.0:

- Английский: сейчас
- Русский & Китайский: Q1'18

Локализация MIPSfpga v1.3:

- Китайский, Японский, Русский, Испанский

Поддержка

- Форум [MIPSfpga](#) специально посвящен техническим вопросам о MIPSfpga
- Форум [IUP](#) (Университетская программа Imagination) предназначен для обсуждения учебных планов и других вопросов

Партнеры

Мы тесно сотрудничаем с компаниями Xilinx и Digilent, которые обеспечивают отличную поддержку этого большого и сложного проекта. Вы можете узнать об их Университетских программах по ссылкам:



Пользовательская лицензия

- Простая, понятная и доступная онлайн...
- Для ядра **MIPS**:
Соглашение является частью процесса загрузки пакета Getting Started, и его принятие требуется до того, как запрос на загрузку может быть отправлен.
Лицензионное соглашение конечного пользователя (EULA) разрешает использования ядра MIPS на платформе FPGA для академических целей: обучение, исследования и студенческие проекты. Преподавателям разрешается распространять ядро среди своих студентов, также разрешается модифицировать ядро. Реализация ядра в кремнии запрещена. Кроме того, если ядро было изменено и пользователь желает запатентовать эти изменения, лицензия требует, чтобы сперва это было согласовано с Imagination.
Соглашение EULA написано на простом английском языке, копия EULA включена в пакет Getting Started для дальнейших справок.
- Для **Учебных материалов**:
Соглашение является частью процесса загрузки пакетов Fundamentals и Advanced
Лицензионное соглашение с конечным пользователем (EULA) констатирует, что материалы предназначены для образовательного и некоммерческого использования, а это означает, что компании или преподаватели, желающие использовать материалы для обучения с оплатой, должны получить предварительное разрешение компании Imagination. Распространение этих материалов среди студентов разрешено в явной форме. Соглашение позволяет копировать материалы для использования в других учебных материалах, если при этом сделано указание на авторское право компании Imagination, однако публикация в учебниках требует предварительного разрешения (которое обычно предоставляется). Гарантия эффективности материалов не предоставляется. EULA написано на простом английском языке, и копия EULA включена в пакет учебных материалов для дальнейших справок.

“MPW” – Путь к кремнию

Некоммерческий проект Europractice авторизован нами для предоставления лицензий на использование ядра Warrior M class академическим организациям в Европе, на Ближнем востоке, в Африке и России с целью изготовления образцов в кремнии, до 100 единиц.

MOSIS предоставляет аналогичный сервис в США, Канаде, Японии, Корее, Сингапуре, Китае, Бразилии и других странах.



Предоставление возможности академическим учреждениям пройти путь от теории к кремнию:
Знание принципов работы MIPS, от программного ядра на FPGA к кремниевой реализации исследовательских проектов. Полный спектр!

Пресс-релизы/Блоги/Документы:

- Бесплатный открытый доступ к современному процессору MIPS
- Программа MIPSfpga открывает архитектуру MIPS для университетов всего мира
- Imagination расширяет рамки своей университетской программы новаторскими партнерством с EURO PRACTICE
- MIPSfpga v2.0: Пресс-релиз [доступен по ссылке](#)
- Конференция ISCA 2017 WCAE: “Практический опыт использования MIPSfpga”

Как присоединится к IUP и получить доступ к этим материалам?

1. Нажмите ‘Register’ или ‘Join IUP’ на домашней старнице: www.imgtec.com/university.
2. Заполните данные в первом разделе: ‘the Community Registration’.
3. Отметьте чек-бокс ‘Join Imagination University Programme’ и введите дополнительную информацию.

Do you also want to register for
the Imagination University
Programme? Yes

4. Для активации на ваш почтовый ящик будет отправлено проверочное письмо. (Проверьте папку спама вашего почтового ящика, т.к. иногда это письмо отфильтровывается как спам!)
5. Для загрузки учебных материалов посетите страницу IUP – Teaching Resources <http://community.imgtec.com/university/resources/>
6. Запросите нужные вам материалы, примите Лицензионное соглашение и предоставьте немного информации о ваших планах по использованию материалов.
7. Затем мы получим запрос и одобрим загрузку материалов, обычно это происходит в течении 48 часов. После одобрения вы получите электронное письмо, в котором будет указано, как вы можете выполнить загрузку материалов.

Замечание: Запросы могут быть отклонены по следующим причинам:

- Регистрационные данные являются неполными
- Информация о предполагаемом использовании неполна или отсутствует
- Заявитель, как представляется, является коммерческой компанией или конкурентом

Распространяйте информацию!

Пожалуйста, передавайте эту информацию своим сотрудникам и коллегам.